



中华人民共和国国家标准

GB/T XXXXX—XXXX

量子计算系统性能测试方法

Performance test of quantum computing system

(征求意见稿)

(本草案完成时间：2025年7月15日)

在提交反馈意见时，请将您知道的相关专利连同支持性文件一并附上。

XXXX—XX—XX 发布

XXXX—XX—XX 实施

国家市场监督管理总局
国家标准化管理委员会 发布

目 次

前言	II
1 范围	1
2 规范性引用文件	1
3 术语和定义	1
4 缩略语	2
5 量子计算系统性能指标	2
5.1 指标构成	2
5.2 器件指标	2
5.3 基础操控指标	3
5.4 综合性能指标	4
6 测试方法	5
6.1 器件指标	6
6.2 基础操控指标	9
6.3 综合性能指标	15
7 测试报告	23
附录 A（资料性） 测试报告记录信息	24
参考文献	25

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由全国量子计算与测量标准化技术委员会（SAC/TC 578）提出并归口。

本文件起草单位：

本文件主要起草人：

量子计算系统性能测试方法

1 范围

本文件描述了门线路模型量子计算系统的性能指标和测试方法。

本文件适用于门线路模型的量子计算系统在设计、研发、生产制造及使用过程中的性能测试。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 42565-2023 量子计算 术语和定义

3 术语和定义

GB/T 42565-2023界定的以及下列术语和定义适用于本文件。

3.1

量子计算系统 quantum computing system

一种遵循量子力学规律、用于进行数学和逻辑运算、存储及处理量子信息的计算系统。

3.2

门线路模型 gate circuit model

是量子计算中的一种计算模型，以量子门作为基本操作单元，通过量子比特之间的相互作用实现计算过程。

3.3

非门线路模型 non-gate circuit model

是量子计算中的一种计算模型，不依据量子门操作来构建和处理量子信息，例如，基于测量的量子计算模型、绝热量子计算模型、量子退火模型。

3.4

GHZ 态 Greenberger-Horne-Zeilinger (GHZ) state

在包含 N 且 $N \geq 3$ （ N 为正整数）个量子比特系统中，一种由全 $|0\rangle$ 态与全 $|1\rangle$ 态等幅相干叠加形成的最大纠缠态。

3.5

量子指令集 quantum instruction set

实现量子计算基础操作的一组指令。

3.6

量子线路深度 quantum circuit depth

表示量子线路运行周期中最长路径所需的时间步数，其中处在同一时间步的量子门必须作用在互不重叠的量子比特上（可并行执行），处于不同时间步的量子门须串行执行。

4 缩略语

下列缩略语适用于本文件。

CNOT: 受控非 (Controlled NOT)

CPMG: 脉冲序列 (Carr-Purcell-Meiboom-Gill)

CZ: 受控Z (Controlled Z)

MQC: 多体量子相干性 (Multiple Quantum Coherence)

POVM: 正算符值测量 (Positive Operator-Valued Measure)

XEB: 交叉熵基准测试 (cross-entropy benchmarking)

5 量子计算系统性能指标

5.1 指标构成

量子计算系统性能指标由器件指标、基础操控指标、综合性能指标三部分构成。器件指标包括量子比特数、连通性、比特存活率和比特相干性等指标；基础操控指标包括保真度、时长、量子门容量、操控并行度和系统校准能力等指标；综合性能指标包括最大纠缠比特数、算法量子比特数、量子体积、线路执行效率、镜像基准测试、随机线路采样测试和能耗等指标。见图1所示。

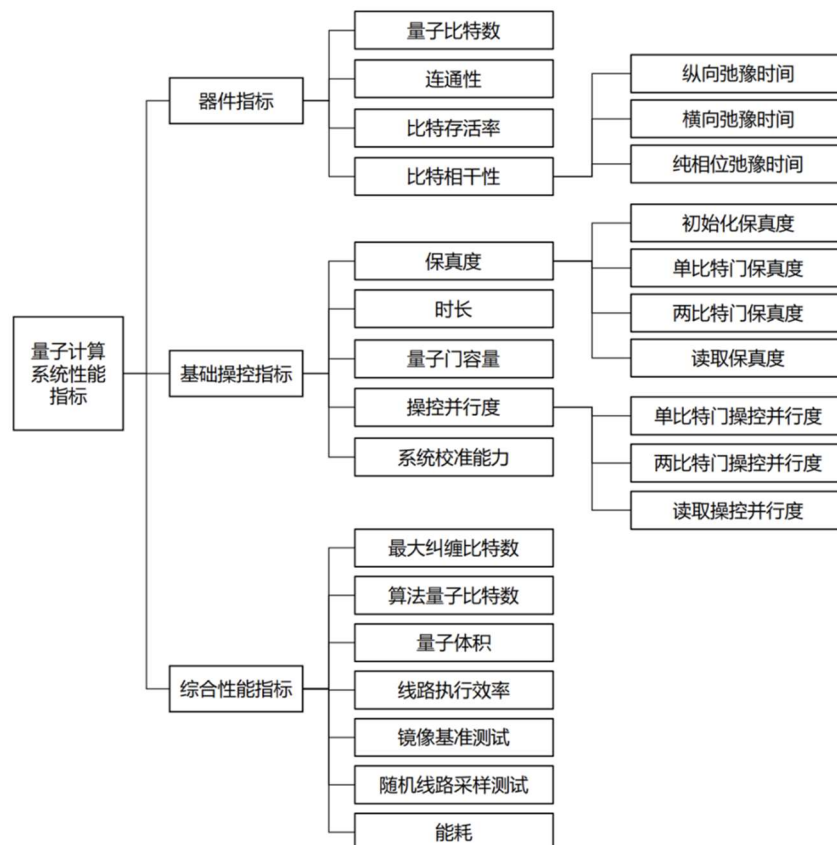


图1 量子计算系统性能指标

5.2 器件指标

5.2.1 量子比特数

量子比特数决定量子处理器可编码的最大信息量，是反映量子计算机求解问题的规模上限的一个指标，也是实现容错量子计算以及提高其他性能指标的基础。指标具体包含：

——量子比特总数：指一个量子处理器包含的物理量子比特总数量。

——可控制量子比特数：可进行初态制备、量子门操作和相互纠缠的物理比特数量，并要求保真度达到 95%以上。

——可读取量子比特数：可被高保真度测量其量子态信息的量子比特数量，保真度达到 85%以上。

注：量子比特可分为数据量子比特和辅助量子比特。数据量子比特：指用来编码量子信息的量子比特；辅助量子比特：指为辅助数据量子比特完成计算任务添加的量子比特。

5.2.2 连通性

量子比特的连通性：单个量子比特直接产生纠缠的量子比特数量。

单个量子处理器的连通性：所有量子比特的连通性的平均值。

注：本文件中暂不考虑多个量子处理器的连通性。

5.2.3 比特存活率

表征量子处理器中可正常工作的量子比特数和量子比特总数的比值。

5.2.4 比特相干性

量子比特的相干性主要由三个重要指标 T_1 、 T_2 和 T_ϕ 表征：

——纵向弛豫时间 T_1 ：表征量子比特从激发态（高能态）自发弛豫到基态（低能态）所需的时间尺度，反映量子比特与环境之间能量耗散的速率，也称为能量弛豫时间。

——横向弛豫时间 T_2 ：表征量子比特保持其量子态相位相干性的时间尺度，反映量子比特相位相干性随时间的衰减速率，也称为相位弛豫时间，其中包含了一部分能量弛豫的影响。

——纯相位弛豫时间 T_ϕ ：表征量子比特的状态在横向弛豫的基础上去除能量弛豫影响后的纯相位弛豫特征时间。通过测量得到的 T_1 和 T_2 值，利用公式（1）可以计算得到 T_ϕ ：

$$\frac{1}{2T_1} + \frac{1}{T_\phi} = \frac{1}{T_2} \dots\dots\dots (1)$$

式中：

T_1 ——纵向弛豫时间

T_2 ——横向弛豫时间

T_ϕ ——纯相位弛豫时间

5.3 基础操控指标

5.3.1 保真度

保真度包括如下：

——初始化保真度：表征对量子比特进行初始化操作之后，实际操作效果与理想预期效果之间的相似程度的度量。

——单比特门保真度：表征对一个量子比特进行单比特门操作之后，实际操作效果与理论预期效果之间的相似程度的度量。

——两比特门保真度：表征对两个量子比特进行两比特门操作之后，实际操作效果与理论预期效果之间的相似程度的度量。

——读取保真度：用于衡量量子比特的测量结果与量子比特真实状态相符的概率，确定了量子比特的测量准确度。

5.3.2 时长

时长包括如下：

- 比特初始化时长：指将所有可读取量子比特从未知态制备到初态的时间，并且要求初始化态制备的保真度要达到 95%以上。
- 单比特门时长：指执行单比特门操控所需的时间，并且要求单比特门保真度要达到 98%以上。
- 两比特门时长：指执行两比特门操控所需的时间，并且要求两比特门保真度要达到 95%以上。
- 读取时长：指单次完成量子态高保真测量所需的时间，并且要求读取保真度要达到 85%以上。

5.3.3 量子门容量

- a) 表征能够在相干时间内完成的量子门操作数。该值越大，表明能够在相干时间内完成的量子操作越多，量子比特的相干性与操作效率之间的平衡性越优。

5.3.4 操控并行度

操控并行度包括如下：

- 单比特门操控并行度：在可控制量子比特数限定下，若量子计算系统中最多可同时在 N 个物理量子比特上进行单比特门操控，并且保真度均超过了阈值 98%，则该量子计算系统的单比特门操控并行度为 N 。
- 两比特门操控并行度：在可控制量子比特数限定下，若量子计算系统中最多可同时在 N 组（两个物理量子比特为一组）两物理量子比特上进行两比特门操控，并且保真度均超过了阈值 95%，则该量子计算系统的两比特门操控并行度为 N 。
- 读取操控并行度：在可读取量子比特数限定下，若量子计算系统中最多可同时在 N 个物理量子比特上进行读取操控，并且保真度均超过了阈值 85%，则该量子计算系统的读取操控并行度为 N 。

5.3.5 系统校准能力

系统校准能力包括如下：

- 系统具备自动校准功能。校准内容包括单比特门参数、两比特门参数、读取参数，并标定量子门和读取的保真度。
- 校准周期。系统校准完成后，因系统参数的漂移，会导致各个量子操控的保真度下降，为维持相应的保真度指标阈值，系统需要在一定时间后重新进行校准。从上一次校准到保真度指标下降到阈值以下，启动下一次校准的时间间隔。
- 校准时长。指一次完整校准过程所需的时间。包括从发起校准命令到完成校准并具备执行任务能力的总耗时。校准时间成本与校准稳定性指标一起决定系统的可用性，校准稳定性越长，校准时间成本越短，系统可用性越高。

注：以上三项指标可根据单比特门、双比特门、读取进行区分。

5.4 综合性能指标

5.4.1 最大纠缠比特数

最大纠缠比特数是指在一个多体量子系统中，无法被分解为更小子系统直积态（即非纠缠态）的最大纠缠子集所包含的量子比特数量，反映了多体量子系统中量子比特之间纠缠的全局性和不可分割性。

GHZ态是最大纠缠的薛定谔猫态，测试不同比特数的GHZ态纠缠保真度可以作为评估超量子计算系统性能的重要参考。

5.4.2 算法量子比特数

算法量子比特数（Algorithmic Qubits，简称#AQ）定义为，保证测量结果超过某一个阈值的前提下，在含有N个量子比特的系统中成功执行包含 N^2 个两比特门的算法，那么算法量子比特数#AQ=N。

注：当前#AQ主要用于评估离子阱量子计算体系的性能。

5.4.3 量子体积

量子体积（Quantum Volume，简称QV）表示量子计算机可以成功运行的最大方形随机电路宽度（量子比特数）或深度（门层数）的规模。量子线路体积的大小与量子比特数量、量子比特的连通性、量子操作的保真度、量子编译系统性能等多方面因素密切相关。在同一量子计算机体系中，量子体积越大，意味着量子计算机能够执行的量子线路的规模和深度越大，从而能够解决更复杂的问题。

5.4.4 线路执行效率

线路执行效率采用每秒可执行的量子线路的层数（Circuit Layer Operations Per Second，简称CLOPS）来表征。CLOPS指标反映系统整体运行效率，包括量子程序生成时间、量子程序编译时间、量子线路执行时间、读取时间、数据传输时间以及数据处理时间等。

5.4.5 镜像基准测试

镜像基准测试（Mirror Benchmarking）是一种用来量化量子处理器在真实场景下的计算保真度、噪声敏感性及可扩展性的评估方法。

镜像基准测试针对一种算法情况，设计多种尺寸和结构的量子线路，并转化成便于验证的镜像量子线路对系统进行性能基准测试。

5.4.6 随机线路采样测试

随机线路采样测试（Random Circuit Sampling，简称RCS）是一种用于验证量子计算机性能及展示量子优越性的关键方法。

随机线路采样测试通过构建随机量子线路（由单比特门和双比特门随机组合形成多层结构），运行该线路后对输出量子态进行多次测量并生成样本，通过运行时间成本来比较量子计算机性能。目标是利用量子计算机高效生成符合特定分布的样本，而经典计算机因计算复杂度极高（指数级资源需求）难以完成此任务。

5.4.7 能耗

能耗包括如下：

——空载能耗：量子计算系统中所有参与计算能力运行的子系统已全部开机且平稳运行，但不运行计算能力测试时的能耗数据。

——运行能耗：量子计算系统在正常运行状态下运行标准算力测试程序所消耗的电能，比如随机线路采样测试程序。

6 测试方法

6.1 器件指标

6.1.1 量子比特数

量子比特数测试方法包括如下：

- 量子比特总数测试方法：通过系统设计方案和测试报告中的声称值获取。
- 可控制量子比特数测试方法：通过初态制备和量子门操作保真度测试方法（见 6.2.1），遍历量子比特数，满足保真度阈值要求的比特记作可控制量子比特数，并记录到系统测试报告中。
- 可读取量子比特数测试方法：通过读取保真度测试方法，遍历量子比特数，满足保真度阈值要求的比特记作可读取量子比特数，并记录到系统测试报告中。

6.1.2 连通性

连通性按以下步骤进行测试：

- a) 关闭编译系统上量子比特映射和电路优化功能；
- b) 针对第 i 个量子比特，执行第 i 个量子比特与第 j ($j \neq i$) 个量子比特之间的系统原生双量子比特门操作；
- c) 运行电路，如果运行电路过程中无告警无报错，且电路输出结果保真度 F_{ij} 大于设定阈值 95%，则判定边 L_{ij} 有效，即量子比特 i 和 j 连通。与量子比特 i 连接的有效的边的数量即为该量子比特的连通度 $K(G_i)$ ；
- d) 计算连通性：通过公式（2）对所有量子比特的连通度取平均，作为系统的整体平均连通度；

$$v = \frac{\sum_{i=1}^N K(G_i)}{N} \dots\dots\dots (2)$$

式中：

- v ——单个量子处理器的连通性；
- $K(G_i)$ ——单个量子比特的连通度；
- N ——量子比特总数。

- e) 以拓扑图或者表格的形式，输出任意两个量子比特之间的连通特性；
- f) 比较输出结果是否与理论值（或标称值）接近。

注1：如编译系统不支持手动关闭量子比特映射和电路优化功能，应如实记录此现象。

注2：标定算法无需遍历所有的量子比特，仅需依据量子芯片拓扑结构对相邻的两比特测试即可。

6.1.3 比特存活率

比特存活率按以下步骤进行测试：

- a) 从系统设计方案和测试报告中得到量子比特总数 N ；
- b) 对一个量子比特进行单比特门、双比特门、读取保真度测量，其保真度分别达到阈值 98%、95%、85%以上，记作 1 个可正常工作的量子比特；
- c) 对所有的量子比特进行上述测量过程，并保证其保真度达到阈值以上；测量结束后，最终满足要求的量子比特数记作 M ，表示可正常工作的量子比特数；
- d) 通过公式（3）计算比特存活率，要求每个比特的单比特门保真度高于 98%、双比特门保真度高于 95%、读取保真度高于 85%；

$$\eta = \frac{M}{N} \dots\dots\dots (3)$$

式中：

- η ——表示比特存活率；
- M ——表示可正常工作的量子比特数；
- N ——表示量子比特总数。

e) 比较比特存活率是否满足要求。

6.1.4 比特相干性

6.1.4.1 纵向弛豫时间 T_1

测试时序见图2:

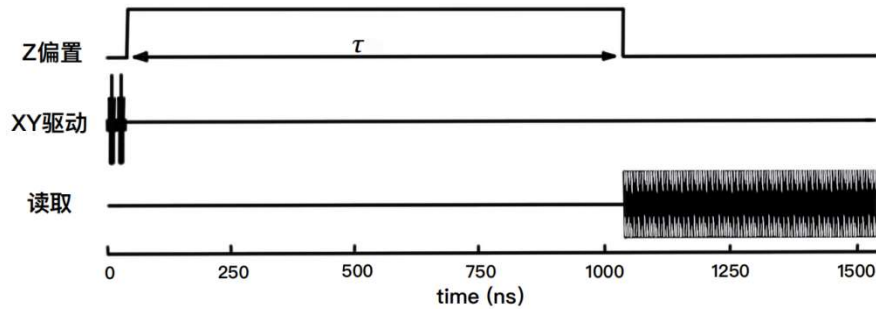


图2 纵向弛豫时间测试时序

纵向弛豫时间 T_1 按以下步骤进行测试:

- 初始化: 将量子比特初始化到 $|0\rangle$ 态;
- 量子态翻转: 施加 X 门使待测量子比特翻转到 $|1\rangle$ 态;
- 自由演化并测量: 让量子比特自由演化一段时间 t , 对量子态进行测量, 得到量子比特处于 $|1\rangle$ 态的概率 P_1 ;
- 重复实验: 逐渐延长等待时间 t , 得到不同等待时间 t 对应的 P_1 , 从而得到一组测量数据 $(t, P_1(t))$;
- 拟合结果: 通过公式 (4) 对测量数据 $(t, P_1(t))$ 进行拟合;

$$P_1(t) = Ae^{-\frac{t}{T_1}} + B \dots \dots \dots (4)$$

式中:

- t ——测量过程等待时间;
- $P_1(t)$ ——量子比特处于激发态 $|1\rangle$ 的概率随时间的变化值;
- T_1 ——是纵向弛豫时间;
- A、B ——拟合常数。

f) 输出纵向弛豫时间 T_1 。

注1: 量子计算机包含多个量子比特, 为评估其整体性能, 需遍历所有量子比特, 取最大值、最小值和中位值作为整机的输出。

注2: 测试中应关闭量子比特映射功能, 指定比特进行测试。

6.1.4.2 横向弛豫时间 T_2

6.1.4.2.1 Ramsey 实验测试方法

将横向弛豫时间的符号标记为 T_2^* , Ramsey实验测试时序见图3:

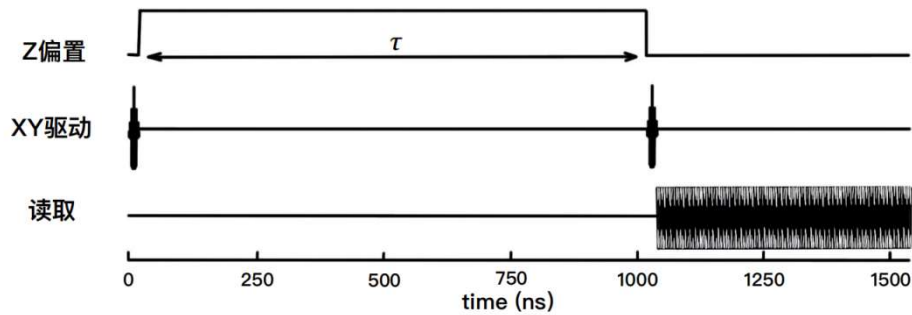


图3 横向弛豫时间的 Ramsey 实验方法测试时序

横向弛豫时间 T_2^* 的 Ramsey 实验测试方法按以下步骤进行测试：

- 初始化：将待测量子比特初始化到 $|0\rangle$ 态；
- 量子态翻转：对待测量子比特进行 $X/2$ 操作，将其制备到布洛赫球赤道位置， $|+\rangle$ 叠加态；
- 自由演化并测量：让量子比特自由演化一段时间 t ，再对量子态进行 $X/2$ 操作，之后对量子态进行测量，得到量子比特处于 $|1\rangle$ 态的概率 P_1 ；
- 重复实验：逐渐延长等待时间 t ，得到不同等待时间 t 下的概率 P_1 ，从而得到一组测量数据 $(t, P_1(t))$ ；
- 拟合结果：通过公式（5）对数据 $(t, P_1(t))$ 进行拟合；

$$P_1(t) = Ae^{-\frac{t}{T_2}} \cos(2\pi ft + \varphi) + B \dots\dots\dots (5)$$

式中：

- t ——是测量等待时间；
- $P_1(t)$ ——量子比特处于激发态 $|1\rangle$ 的概率随时间的变化值；
- T_2 ——是横向弛豫时间；
- f ——失谐频率；
- φ ——偏置相位；
- $A、B$ ——拟合常数。

- 输出横向弛豫时间 T_2^* 。

注3：量子计算机包含多个量子比特，为评估其整体性能，需遍历所有量子比特，取最大值、最小值和中位值作为整机的输出。

注4：测试中应关闭量子比特映射功能，指定比特进行测试。

6.1.4.2.2 CPMG 测试方法

将横向弛豫时间的符号标记为 T_2^{CPMG} ，CPMG 实验测试时序见图 4：

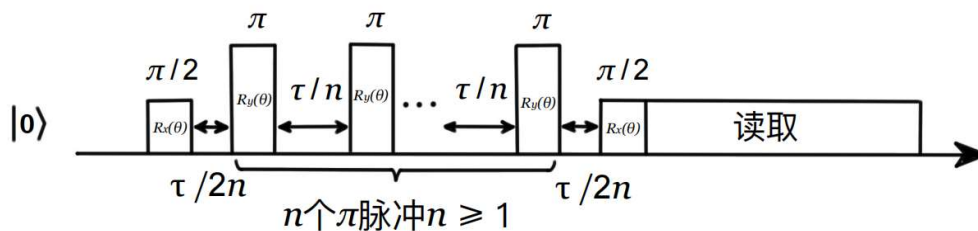


图4 横向弛豫时间的 CPMG 实验方法测试时序

横向弛豫时间 T_2^{CPMG} 的 CPMG 测试方法按以下步骤进行测试：

- a) 初始化：将待测量子比特初始化到 $|0\rangle$ 态；
- b) 量子态翻转：对待测量子比特进行 $X/2$ 操作，将其制备到布洛赫球赤道位置， $|+\rangle$ 叠加态；
- c) 闲置 $t/2n$ 时间积累相位误差，然后依次施加 n 个 $R_y(\pi)$ 门，将比特转到 xy 平面另一端，每个 $R_y(\pi)$ 门之间的时间间隔为 t/n ，最后一个 $R_y(\pi)$ 门结束之后，等待 $t/2n$ 时间，施加一个 $R_x(\pi/2)$ 门将比特激发到 $|1\rangle$ 态，最终测量比特在 $|1\rangle$ 态的概率 P_1 ；

注： n 为施加的 π 门数量。

- d) 重复实验：逐渐延长等待时间 t ，得到不同等待时间 t 下的概率 P_1 ，从而得到一组测量数据 $(t, P_1(t))$ ；
- e) 拟合结果：通过公式(6)对数据 $(t, P_1(t))$ 进行拟合；

$$P_1(t) = Ae^{-\frac{t}{T_2^{CPMG}}} \cos(2\pi ft + \varphi) + B \dots\dots\dots (6)$$

式中：

- t ——是测量等待时间；
- $P_1(t)$ ——量子比特处于激发态 $|1\rangle$ 的概率随时间的变化值；
- T_2^{CPMG} ——是横向弛豫时间；
- f ——失谐频率；
- φ ——偏置相位；
- $A、B$ ——拟合常数。

- f) 输出横向弛豫时间 T_2^{CPMG} 。

注1：量子计算机包含多个量子比特，为评估其整体性能，需遍历所有量子比特，取最大值、最小值和中位值作为整机的输出。

注2：测试中应关闭量子比特映射功能，指定比特进行测试。

6.2 基础操控指标

6.2.1 保真度

6.2.1.1 初始化保真度

初始化保真度按以下步骤进行测试：

- a) 对待测量子比特进行初始化制备到 $|0\rangle$ 态；
- b) 测量量子比特的状态，采样 N_0 次，得到处在 $|0\rangle$ 态的次数为 N ；
- c) 计算每个比特初始化制备到 $|0\rangle$ 态的概率 P_0 通过公式(7)计算：

$$P_0 = \frac{N}{N_0} \dots\dots\dots (7)$$

式中：

- P_0 ——每个比特初始化制备到 $|0\rangle$ 态的概率；
- N ——处在 $|0\rangle$ 态的次数；
- N_0 ——采样次数。

- d) 重复上述测量过程 M 次，通过公式(8)计算 P_0 的平均值作为初始化保真度 F_{ini} ；

$$F_{ini} = \frac{\sum P_0}{M} \dots\dots\dots (8)$$

式中：

- F_{ini} ——初始化保真度
- P_0 ——每个比特初始化制备到 $|0\rangle$ 态的概率
- M ——测量次数

注：这里的初始化过程采用的是主动复位或者被动复位实现的基态制备。

6.2.1.2 单比特门保真度

选择XEB测试方法，通过交叉熵公式计算理想与实际分布的差异，评估量子门操作的保真度。单比特门保真度测试线路见图5：

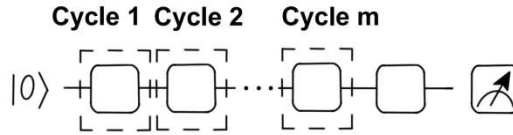


图5 单比特门保真度测试线路

单比特们保真度按以下步骤进行测试：

- a) 从 $\{R_x(\pm\pi/2), R_y(\pm\pi/2), R_{x+y}(\pm\pi/2), R_{x-y}(\pm\pi/2)\}$ 这8种单比特门中，随机可重复的选择 m 个元素 $\{C_1, C_2, \dots, C_m\}$ 作为量子门。这 m 个量子门组成一个随机量子门序列 $S_{m,1}$ 。重复这一步骤 s 次，生成 s 个独立的随机量子门序列 $S_{m,i}$ ，其中 $i = 1, 2, \dots, s$ ；
- e) 选取 r 个不同的 m 值，即 m_1, m_2, \dots, m_r ，分别生成序列，总共生成 $r \times s$ 个序列 $S_{m,i}$ 。在 m 值比较小时， m 值的间隔需要取比较密，当 m 值增大时逐渐变稀疏；
- f) 将待测量子比特初始化至 $|0\rangle$ 态；
- g) 分别施加上述 $r \times s$ 个门序列 $S_{m,i}$ 的操作，记录所有输出的位串 ψ_j ，统计位串 ψ_j 得到频率 $p_{m,i}^{\text{exp}}(\psi_j)$ ；
- h) 重复上述过程至少 N 次，收集实验数据；

注：此处建议对于 N 的选择满足 $\frac{1}{\sqrt{N}} < \text{预期错误率}$ 。

- i) 对于这 $r \times s$ 组序列 $S_{m,i}$ ，用经典计算机对其进行仿真，得到每一组输出位串 ψ_j 的理论概率 $p_{m,i}^{\text{sim}}(\psi_j)$ ；
- j) 使用实验值和仿真值通过公式（9）计算线性 XEB 的保真度：

$$\mathcal{F}_m = \frac{\sum_{i=1}^s \sum_{j=1}^d p_{m,i}^{\text{exp}}(\psi_j)(d \cdot p_{m,i}^{\text{sim}}(\psi_j) - 1)}{\sum_{i=1}^s \sum_{j=1}^d p_{m,i}^{\text{exp}}(\psi_j)(d \cdot p_{m,i}^{\text{sim}}(\psi_j) - 1)^2} \dots\dots\dots (9)$$

式中：

- \mathcal{F}_m ——保真度；
- s ——独立门序列次数；
- d ——希尔伯特空间的维数，也是位串 ψ_j 的种数， $d = 2^n$ ，对于单比特XEB情况， $n=1$ ；
- $p_{m,i}^{\text{exp}}(\psi_j)$ ——输出位串 ψ_j 的理论概率。

- k) 计算不同 m 下的保真度，得到 r 个 $(m, F(m))$ 点，通过公式（10）进行拟合， A, B, p 可通过拟合得到：

$$F(m) = Ap^m + B \dots\dots\dots (10)$$

式中：

- $F(m)$ ——每次循环中得到的XEB保真度；
- m ——随机线路采样测试中的循环次数；
- A, B ——拟合参数；
- p ——拟合得到的每轮单比特门的极化保真度。

- l) 实验中一般通过公式（11）标定泡利错误率 e_p ：

$$e_p = (1 - p) \left(1 - \frac{1}{d^2}\right) \dots\dots\dots (11)$$

式中：

- e_p ——泡利错误率；
- p ——拟合得到的每轮单比特门的极化保真度；
- d ——希尔伯特空间的维数。

m) 通过公式 (12) 输出单比特门操作保真度:

$$F = 1 - e_p \dots\dots\dots (12)$$

式中:

F ——保真度;

e_p ——泡利错误率。

n) 比较单比特门 XEB 值是否符合要求。

注1: 量子计算机包含多个量子比特, 为评估其整体性能, 需遍历所有量子比特, 取最大值、最小值和中位值作为整机的输出。

注2: 测试中应关闭量子比特映射功能, 指定比特进行测试; 应尽可能关闭或限制电路优化功能。

6.2.1.3 两比特门保真度

选择两比特门XEB测试方法, 通过交叉熵公式计算理想与实际分布的差异, 评估量子门操作的保真度。两比特门保真度测试线路, 见图6:

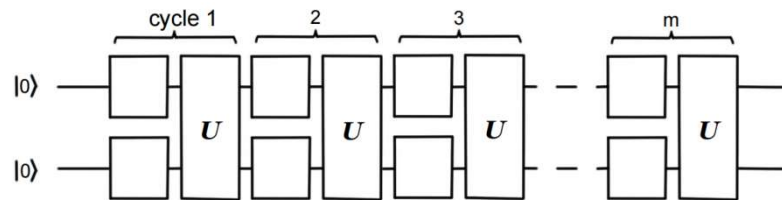


图6 两比特门保真度测试线路

两比特门保真度按以下步骤进行测试:

- a) 从 $\{R_x(\pm\pi/2), R_y(\pm\pi/2), R_{x+y}(\pm\pi/2), R_{x-y}(\pm\pi/2)\}$ 这8种单比特门中, 随机可重复的选择 $2m$ 个元素 $\{C_1, C_2, \dots, C_m\}$ 作为量子门。选择 m 个CZ门作为两比特门。对于所测试的 2 个量子比特, 一个循环为对 2 个量子比特各施加 1 个随机单比特门, 然后对 2 个量子比特施加双比特门, 生成 m 个循环。这 m 个循环组成一个随机量子门序列 $S_{m,1}$ 。重复这一步骤 s 次, 生成 s 个独立的随机量子门序列 $S_{m,i}$, 其中 $i = 1, 2, \dots, s$;
- b) 选取 r 个不同的 m 值, 即 m_1, m_2, \dots, m_r , 分别生成序列, 总共生成 $r \times s$ 个序列 $S_{m,i}$ 。在 m 值比较小时, m 值的间隔需要取比较密, 当 m 值增大时逐渐变稀疏;
- c) 将 2 个待测的量子比特初始化至 $|00\rangle$ 态;
- d) 分别施加上述 $r \times s$ 个门序列 $S_{m,i}$ 的操作, 记录所有输出的位串 ψ_j , 统计位串 ψ_j 得到频率 $p_{m,i}^{exp}(\psi_j)$;
- e) 重复上述过程至少 N 次, 收集实验数据; (此处建议对于 N 的选择满足 $\frac{1}{\sqrt{N}} <$ 预期错误率) 对于这 $r \times s$ 组序列 $S_{m,i}$, 用经典计算机对其进行仿真, 得到每一组输出位串 ψ_j 的理论概率 $p_{m,i}^{sim}(\psi_j)$;
- f) 使用实验值和仿真值通过公式 (9) 计算线性 XEB 的保真度;
- g) 计算不同 m 下的保真度, 得到 r 个 $(m, F(m))$ 点, 通过公式 (10) 进行拟合, A, B, p 可通过拟合得到。 p 是单个组合门的极化保真度 p_c , 其中包含了单比特门和双比特门的保真度, 即 $p_c = p_1 \times p_2$, 通过公式 (13) 计算双比特门的极化保真度 p_2 :

$$p_2 = \frac{p_c}{(1 - \frac{16}{15}e_P(Q_1))(1 - \frac{16}{15}e_P(Q_2))} \dots\dots\dots (13)$$

式中:

p_2 ——双比特门的极化保真度;

p_c ——单个组合门的极化保真度;

p_1 ——单比特门的总极化保真度;

$e_p(Q_1)$ 、 $e_p(Q_2)$ ——双比特门用到的 Q_1 和 Q_2 两个比特的单比特门泡利错误率。

o) 实验中一般通过公式 (14) 标定泡利错误率 e_p ：

$$e_p = (1 - p_2)(1 - 1/d^2) \dots\dots\dots (14)$$

式中：

- e_p ——泡利错误率；
- p_2 ——双比特门的极化保真度；
- d ——希尔伯特空间的维数。

p) 通过公式 (12) 输出两比特门操作保真度；

q) 比较双比特门 XEB 是否符合要求。

注1：量子计算机包含多个量子比特，为评估其整体性能，需遍历所有量子比特，取最大值、最小值和中位值作为整机的输出。

注2：测试中应关闭量子比特映射功能，指定比特进行测试；应尽可能关闭或限制电路优化功能。

6.2.1.4 读取保真度

读取保真度标定过程测试时序，见图7：

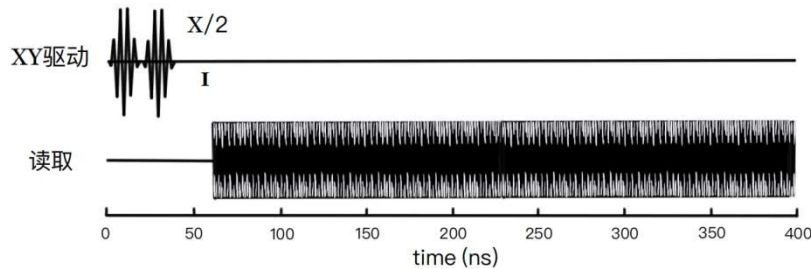


图7 读取保真度标定过程测试时序

读取保真度按以下步骤进行测试：

a) 将量子比特初始化到 $|0\rangle$ 态，进行测量，重复至少 N 次实验，获得量子比特在基态 $|0\rangle$ 态的概率 F_{00} ；

注：建议对于 N 的选择满足 $\frac{1}{\sqrt{N}} <$ 预期错误率。

r) 将量子比特初始化到 $|1\rangle$ 态，进行测量，重复至少 N 次实验，获得量子比特在激发态 $|1\rangle$ 态的概率 F_{11} ；

s) 通过公式 (15) 计算读取保真度：

$$F_{readout} = \frac{F_{00} + F_{11}}{2} \dots\dots\dots (15)$$

式中：

- $F_{readout}$ ——读取保真度；
- F_{00} ——量子比特处于 $|0\rangle$ 态且测量结果为 $|0\rangle$ 态的概率；
- F_{11} ——量子比特处于 $|1\rangle$ 态且测量结果为 $|1\rangle$ 态的概率。

t) 比较量子比特读取保真度是否符合要求。

注1：量子计算机包含多个量子比特，为评估其整体性能，需遍历所有量子比特，取最大值、最小值和中位值作为整机的输出。

注2：测试中应关闭量子比特映射功能，指定比特进行测试；应尽可能关闭或限制电路优化功能。

注3：该方法适用于读取错误率远大于单比特门错误率的场景（读取错误率至少比单比特门错误率大一个数量级）。

u) 对于离子阱和中性原子体系，使用态制备与探测（SPAM）指标来表征保真度。按以下步骤进行测试：

- v) 将量子比特初始化到 $|0\rangle$ 态,进行测量,重复至少 M_0 次实验,获得量子比特在 $|0\rangle$ 态的概率 F_{00} ;
- w) 将量子比特初始化到 $|1\rangle$ 态,进行测量,重复至少 M_1 次实验,获得量子比特在 $|1\rangle$ 态的概率 F_{11} ;
- x) 通过公式(15),计算 SPAM(状态制备与探测)保真度。

注:重复实验次数与错误率有关,即要求 $M_0 > 10/(1 - F_{00})$; $M_1 > 10/(1 - F_{11})$ 。

6.2.2 时长

6.2.2.1 比特初始化时长

采用主动初始化方式对量子比特状态进行强制初始化,按以下步骤进行测试:

- a) 将待测量子比特置于任意态;
- y) 对量子比特施加测量脉冲,判断量子比特的状态(如 $|0\rangle$ 或 $|1\rangle$);
- z) 若测得 $|1\rangle$ 态:等待一定的硬件响应时间 $t_{response}$ 后,立即施加主动复位信号,即 t_{reset} 时长的初始化脉冲将其翻转到基态;若测得 $|0\rangle$ 态:不施加操作或施加空脉冲;
- aa) 测量量子比特处于 $|0\rangle$ 态的概率,重复多次,取平均值;若此时初态制备保真度大于量子比特初始化阈值 95%,则通过公式(16)计算比特初始化时长为有效初始化操作:

$$t_{ini} = t_{response} + t_{reset} \dots\dots\dots (16)$$

式中:

t_{ini} ——比特初始化时长;

$t_{response}$ ——硬件响应时长;

t_{reset} ——主动复位信号长度。

- bb) 调整硬件响应时间 $t_{response}$ 和主动复位信号时长 t_{reset} ,测量初态制备保真度,得到一系列有效初始化操作中的操作时长数据集;
- cc) 对于其中最短的操作时长记为 t_{ini} ,为量子计算机系统的指定量子比特初始化时长的最小值。

注1:存在多轮主动复位的情况,需要取平均值处理;

注2:存在复位后初态制备保真度达不到阈值的情况,需要重新标定测量脉冲和初始化脉冲。

6.2.2.2 单比特门时长

通过拉比振荡方法标定单比特门的时长,单比特门时长按以下步骤进行测试:

- a) 初始化,对待测量子比特进行初始化制备到 $|0\rangle$ 态;
- dd) 门操作,对量子比特施加单比特门操作,例如 $\pi/2$ 门、 π 门、Hadamard(H)门等;
- ee) 通过拉比振荡方法公式(17),固定单比特门脉冲包络幅度A,观测量子比特状态随不同门操作时间变化的振荡行为,确定最佳门操作时长(即 π 脉冲或 $\pi/2$ 脉冲时长),该时长即为当前脉冲包络幅度A下的单比特门时长:

$$X(t) = \frac{A}{2} \left(1 - \cos \frac{2\pi t}{\tau} \right) \dots\dots\dots (17)$$

式中:

$X(t)$ ——单比特门时长;

A ——脉冲信号幅度;

t ——单比特门操作时间;

τ ——单比特门时长。

- ff) 重复测量,并进行统计分析;
- gg) 拟合拉比振荡曲线,寻找拉比振荡使得比特处在高能级的概率分布的最高点,得到精确门操作时间;
- hh) 拉比振荡周期确定的门操作时间(如 π 或 $\pi/2$ 脉冲时长)即为门时长。

注:单比特门时长与单比特门包络幅度有关,呈反比例关系,需要固定单比特门幅度才能有效测试单比特门时长。

两比特门时长。

6.2.2.3 两比特门时长

通过 Cphase 方法标定两比特门的时长，两比特门时长按以下步骤进行测试：

- a) 初始化，根据待测两比特门，对待测的两个量子比特进行初始化，对于 CZ 门，将初始比特制备到 $|11\rangle$ 态；对于 iSWAP 门，将初始比特制备到 $|01\rangle$ 态；
- ii) 门操作，对量子比特施加两比特门操作，例如 CZ 门；
- jj) 通过 Cphase 方法，固定两比特门脉冲强度 G ，观测量子比特相位累积状态随不同门操作时间变化的振荡行为，确定最佳门操作时长 t （该时长即为当前脉冲强度 G 下的两比特门时长）；
- kk) 重复测量，并进行统计分析；
- ll) 拟合相位变化曲线，得到精确门操作时间。

6.2.2.4 读取时长

读取时长按以下步骤进行测试：

- a) 初始化，初始化量子比特至 $|0\rangle$ 态，通过 π 脉冲将其翻转至 $|1\rangle$ 态；
- mm) 施加测量脉冲，施加外部激励信号（如微波、激光等），驱动量子态与其耦合产生相关的可测信号；
- nn) 信号采集，记录时域信号 $S(t)$ ，如超导的 IQ 正交信号或离子阱的光子计数；
- oo) 阈值判定，基于测量信号设定阈值，确定可稳定区分的 $|0\rangle$ 态和 $|1\rangle$ 态；
- pp) 优化测量，调整外部激励信号参数与读取控制信号，多次重复测量，统计误判率 $\epsilon_0(|0\rangle \rightarrow |1\rangle)$ 和 $\epsilon_1(|1\rangle \rightarrow |0\rangle)$ ，优化读取时间与保真度要求的平衡，确定稳定区分 $|0\rangle$ 态和 $|1\rangle$ 态的最短时间。

注：满足误判率的最小时间受限于，信号信噪比（SNR）/量子比特退相干时间（ T_1, T_2^* ）/测量系统带宽。

6.2.3 量子门容量

量子门容量按以下步骤进行测试：

- a) 根据 6.1.4 节中的方法测量得到纵向弛豫时间 T_1 和横向弛豫时间 T_2 ，选取其中较小值作为相干时间 $T_{coherent}$ ；
- qq) 根据 6.2.2 节中的方法测量得到单比特门操作时间 t_1 和双比特门操作时间 t_2 ，求其平均值作为量子门操控时间 t ；
- rr) 通过公式（18）计算量子门容量：

$$C_{gate} = \left\lfloor \frac{T_{coherent}}{t} \right\rfloor \dots\dots\dots (18)$$

式中：

- C_{gate} ——量子门容量；
 $T_{coherent}$ ——相干时间，采用纵向弛豫时间和横向弛豫时间中值较小的一个；
 t ——量子门操控时间，采用单比特门和双比特门操控时间的平均值。

6.2.4 操控并行度

6.2.4.1 单比特门操控并行度

设单比特门时长声称值为 T_n ，读取时长声称值为 T_r ，最短线路执行时间为 T_s ，单线路单比特门数量为 N_1 ，声称的读取非并行的执行次数为 M 。单比特门操控并行度按以下步骤进行测试：

- a) 将所有要参与测量的量子比特初始化制备到 $|0\rangle$ 态；
- ss) 同时选取 N 个量子比特，施加一组单比特门测试序列；

- tt) 采用 6.2.1 节中单比特门保真度的测量方法，对每个比特的单比特门保真度进行测量；
- uu) 若所有比特的单比特门保真度都大于 98%，且满足： $(T_s - M \times T_r) < (2 \times N_1 \times T_n)$ ，则继续增加 N 值；否则停止，记录当前 N 为最大单比特门操控并行度；
- vv) 比较单比特门操控并行度是否符合要求。

注1：如系统预先有比特分组，则所用比特应优先在同一分组内选取。

注2：读取并行时候，M应该为1。

6.2.4.2 两比特门操控并行度

设单比特门时长声称值为 T_n ，两比特门时长声称值为 T_m ，读取时长声称值为 T_r ，最短线路执行时间为 T_s ，单线路两比特门数量为 N_2 ，单比特门总时长为 T_{t1} ，声称的读取非并行的执行次数为M。两比特门操控并行度按以下步骤进行测试：

- a) 将所有要参与测量的量子比特初始化制备到 $|0\rangle$ 态；
- ww) 同时选取 N 组量子比特（每两个比特为一组），施加两比特门；
- xx) 采用 6.2.1 节中两比特门保真度的测量方法，对每个两比特门保真度进行测量；
- yy) 若所有的保真度都大于 95%，且满足： $(T_s - M \times T_r - T_{t1}) < (2 \times N_2 \times T_m)$ ，则继续增加 N 值；否则停止，记录当前 N 为最大两比特门操控并行度；
- zz) 比较两比特门操控并行度是否符合要求。

注1：如系统预先有比特分组，则所用比特应优先在同一分组内选取。

注2：读取并行时候，M应该为1。

6.2.4.3 读取操控并行度

设单比特门时长声称值为 T_n ，两比特门时长声称值为 T_m ，读取时长声称值为 T_r ，读取操控并行度按以下步骤进行测试：

- a) 将所有要参与测量的量子比特初始化制备到 $|0\rangle$ 态；
- aaa) 同时选取 N 个量子比特，施加读取测量，测量其状态；
- bbb) 采用 6.2.1 节中读取保真度的测量方法，得到每个比特的读取保真度；
- ccc) 若所有的保真度都大于 85%，且满足： $(\text{测量}|0\rangle\text{态和}|1\rangle\text{态的时间}) < 2 \times T_r$ ，则继续增加 N 值；否则停止，记录当前 N 为最大并行度；
- ddd) 比较读取操控并行度是否符合要求。

注：如系统预先有比特分组，则所用比特应优先在同一分组内选取。

6.2.5 系统校准能力

系统校准能力按以下步骤进行测试：

- a) 对系统进行一次完整校准 T_{calib} ，可作为校准时长；此后流程不进行校准；
- eee) 每间隔 Δt 时间，执行一次标准保真度测试流程（参考 6.2.1 节），得到保真度结果；重复 N 次测试，记录不同时间对应的保真度结果 $F(t_i)$ ；
- fff) 绘制保真度随时间衰减曲线 $F(t)$ ，拟合得到保真度下降速率；
- ggg) 拟合计算校准周期（保真度首次下降至阈值以下所用时间）。

注1：应分别评估不同量子比特保真度的校准周期；

注2：校准过程中应避免并发任务或网络干扰对校准结果造成影响；

注3：如支持热启动或状态保持技术，应额外记录重启后是否需要重新校准。

6.3 综合性能指标

6.3.1 最大纠缠比特数

最大纠缠比特数测试线路，见图8、图9：

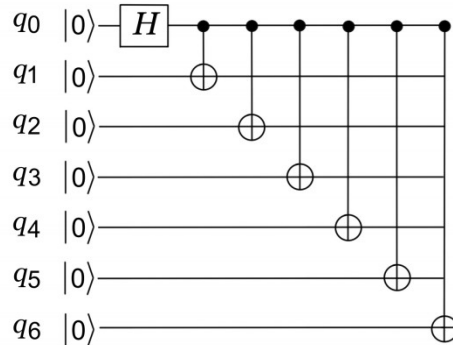


图8 标准 GHZ 态线路图（以 7 比特为例）

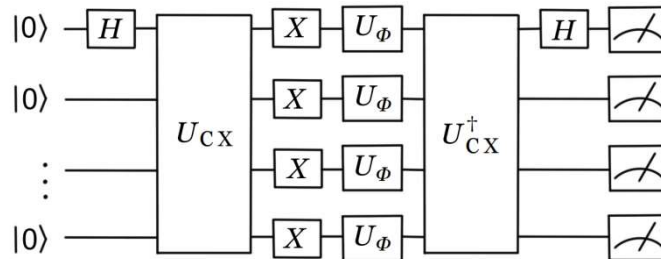


图9 MQC 线路示意图

最大纠缠比特数按以下步骤进行测试：

a) 测量布局数 P 值步骤：

- 1) 将多个量子比特初始化到 $|00\dots 0\rangle$ 态；
- 2) 对量子比特施加 H 门和一系列 CNOT 纠缠门，创建如图 8 中的标准 GHZ 态；
- 3) 基于超导量子芯片的物理拓扑结构，对标准 GHZ 态线路进行优化，得到如图 9 中的优化后 GHZ 态线路；
- 4) 测量优化后的 GHZ 态线路，计算测量得到的全 0 态与全 1 态的概率和，从而得到布居数 P 的值 $P = \rho_{00\dots 0,00\dots 0} + \rho_{11\dots 1,11\dots 1}$ 。

hhh) 测量相干性 C 值步骤：

- 1) 将多个量子比特初始化到 $|00\dots 0\rangle$ 态；
- 2) 对量子比特施加 H 门和一系列纠缠门，如 CNOT 门，创建标准 GHZ 态；
- 3) 在所有比特上应用旋转，实现对于 GHZ 态上的应用旋转，得到量子态，其中， ϕ 为相位旋转角度：

$$\frac{1}{\sqrt{2}}(|000\dots 00\rangle + e^{-iN\phi}|111\dots 11\rangle)$$

- 4) 通过应用 GHZ 的逆电路来解开 GHZ 态，放大的相位会被映射到量子比特 0 上：

$$\frac{1}{\sqrt{2}}(|0\rangle + e^{-iN\phi}|1\rangle) \otimes |00\dots 00\rangle$$

- 5) 通过测量系统返回到 $|00\dots 0\rangle$ 态的概率来读取放大的相位。

6) 通过公式 (19) 测量得到的结果为:

$$S_\phi = |\langle 00 \dots 0 | U_{GHZ}^\dagger U_\phi U_{GHZ} | 00 \dots 0 \rangle|^2 = \text{Tr}(\rho_\phi \rho) \dots \dots \dots (19)$$

式中:

- S_ϕ ——实际测量得到的放大相位;
- U_{GHZ}^\dagger ——作用到 $|00\dots 0\rangle$ 态上的门操作的共轭矩阵;
- U_ϕ ——旋转操作的U矩阵;
- U_{GHZ} ——作用到 $|00\dots 0\rangle$ 态上的门操作的矩阵;
- $\text{Tr}(\rho_\phi \rho)$ ——最终量子系统状态的迹。

7) 理想情况下得到的值与实际测量值之间有偏差, 通过公式 (20) 计算:

$$S_\phi^{ideal} = \frac{1}{2}(1 + \cos(N\phi)) \dots \dots \dots (20)$$

式中:

- S_ϕ^{ideal} ——理想情况下的放大相位;
- N ——系统量子比特数目;
- ϕ ——旋转操作施加的相位旋转角。

8) 引入 MQC 振幅, 即 S_ϕ 的傅里叶变换, 通过公式 (21) 得到:

$$I_q = N^{-1} |\sum_\phi e^{iq\phi} S_\phi| \dots \dots \dots (21)$$

式中:

- I_q ——放大相位的傅里叶变换值;
- N ——系统量子比特数目;
- S_ϕ ——实际测量得到的放大相位。

9) N-Qubit GHZ 保真度的最大值为F, 通过公式 (22) 得出:

$$F = \max_\phi \langle GHZ(\phi_\epsilon) | \rho | GHZ(\phi_\epsilon) \rangle \dots \dots \dots (22)$$

式中:

- F ——N-Qubit GHZ保真度的最大值;
- ρ ——N量子比特系统的密度矩阵。

10) 相干性 C 值为 $C = \sqrt{I_N}$, 其存在的界限为: $2\sqrt{I_N} \leq F \leq \sqrt{\frac{I_0}{2}} + \sqrt{I_N}$, 且在理想情况下 $I_0 = 2I_N = 1/2$, 且其他的 I_q 都是 0。

iii) 保真度 F 的计算和判定:

1) 通过直接测量GHZ态线路并计算全0态与全1态的概率和来得到P的值; 通过MQC方法来得到GHZ态C的值。最终通过公式 (23) 计算得到线路保真度F的值, 对于N-Qubit要拥有的多比特GHZ纠缠, 要求 $F > 0.5$:

$$F = \frac{P+C}{2} \dots \dots \dots (23)$$

式中:

- F ——N-qubit GHZ态的保真度;
- P ——GHZ态布居数, 其值等于密度矩阵对角线上元素的和;
- C ——GHZ态相干性, 其值等于密度矩阵反对角线上的元素的绝对值的和, 即 $P = \rho_{00\dots 0,00\dots 0} + \rho_{11\dots 1,11\dots 1}$, $C = |\rho_{11\dots 1,00\dots 0}| + |\rho_{00\dots 0,11\dots 1}|$ 。

2) 比较多比特GHZ全纠缠是否符合要求。

注1: 量子计算机包含多个量子比特, 为评估其整体性能, 需遍历所有量子比特, 取最大值、最小值和中位值作为整机的输出。

注2: 测试中应关闭量子比特映射功能, 指定比特进行测试; 应尽可能关闭或限制电路优化功能。

6.3.2 算法量子比特数

算法量子比特数按照以下步骤进行测试：

- a) 选择基准算法，如量子傅里叶变换、哈密顿量模拟、变分量子本征求解器等，需要排除无需量子纠缠的算法（如 Bernstein-Vazirani）；
- jjj) 线路编译与优化，使用编程框架编译电路，基础逻辑门为 CX、Rx、Ry、Rz，并统计 CX 门的数量；允许对线路进行优化，但需要保证线路对应的么正操作不变，且不针对特定基准线路优化；
- kkk) 执行与测量，在量子计算机上运行线路，记录实际输出的概率分布；
- b) 计算成功指标，根据公式（24）计算经典保真度，根据公式（25）统计误差，当 $F_c - \epsilon_c > t$ 时判定线路运行成功，否则判定线路运行失败，其中， $t = \frac{1}{e} = 0.37$ 代表线路运行成功阈值：

$$F_c(P_{ideal}, P_{output}) = \left(\sum_x \sqrt{P_{output}(x)P_{ideal}(x)} \right)^2 \dots\dots\dots (24)$$

式中：

- F_c ——保真度；
- P_{output} ——算法线路理想输出概率；
- P_{ideal} ——算法线路实际输出概率；
- x ——线路的所有输出结果。

$$\epsilon_c = \sqrt{\frac{F_c(1-F_c)}{s_c}} \dots\dots\dots (25)$$

式中：

- ϵ_c ——误差；
- F_c ——保真度；
- s_c ——实验的重复次数。

lll) 绘制体积图并确定 #AQ；

mmm) 绘制体积图，其中线路深度 d_c 为横轴，线路宽度 w_c 为纵轴、每个线路用圆圈表示，圆圈的颜色表示线路的成功概率；

nnn) 通过公式（26）在体积图中找到最大的 N ，使得所有宽度 $\leq N$ ，深度 $\leq N^2$ 的基准线路均通过成功标准，则判定算法量子比特数 #AQ= N 。

$$N = \max\{n: (F_c - \epsilon_c > t) \forall ((c \in C) \& (w_c \leq n) \& (d_c \leq n^2))\} \dots\dots\dots (26)$$

式中：

- N ——算法量子比特数；
- ϵ_c ——误差；
- F_c ——保真度；
- t ——线路运行成功阈值 $\frac{1}{e} = 0.37$ ；
- C ——基准算法的集合；
- c ——基准算法集合中的元素；
- w_c ——量子比特数，也表示量子线路宽度；
- d_c ——线路中 CX 门的数量，也代表量子线路深度。

注1：测试过程中允许使用错误缓解技术，但需要对所用技术进行明确说明。

注2：需要提供运行每个线路所用的量子比特数量、每种原生量子逻辑门的类型和数量、线路重复次数。

6.3.3 量子体积

量子体积测试线路，见图 10：

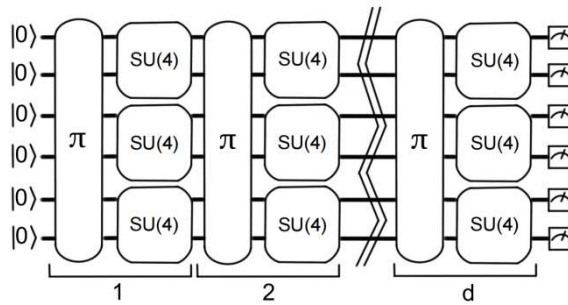


图10 量子体积测试线路

量子体积按以下步骤进行测试：

- a) 构造方形电路集：对于给定的线路宽度 \$m\$ 构造方形电路集，一共包含 \$n_c\$ 个 (\$n_c \ge 100\$) 随机方形电路。深度为 \$d\$，宽度为 \$m\$ 的方形电路是一串 \$d\$ 层的电路序列 \$U = U^{(d)} \dots U^{(2)}U^{(1)}\$，其中 \$U^{(d)} = U_{\pi_t(m'-1),\pi_t(m')}^{(d)} \otimes \dots \otimes U_{\pi_t(1),\pi_t(2)}^{(d)}\$，这个序列作用在 \$m' = 2\lfloor n/2 \rfloor\$ 个量子比特上。每一层包含从 \$\pi_t \in S_m\$ 中选取的随机序列作用在 \$m'\$ 量子比特上，以及随机 SU(4) 门序列。当量子比特数目为奇数时，每一层都有一个量子比特是空闲的。

- ooo) 根据公式 (27) 计算方形电路 \$U\$ 的理想输出。对 \$P_U\$ 进行排序，\$P_0 \le P_1 \dots \le P_{2^{m-1}}\$，通过公式 (28) 取概率中值，计算高概率权重输出 \$H_U = \{x \in \{0,1\}^m \text{ s.t. } P_U(x) > P_{med}\}\$:

$$P_U(x) = |\langle x|U|0\rangle|^2 \dots \dots \dots (27)$$

式中：

\$P_U\$ ——方形电路 \$U\$ 的理想输出；

\$x \in \{0,1\}^m\$ ——一串二进制序列对应电路的输出结果。

$$P_{med} = \frac{(P_{2^{(m-1)}} + P_{2^{(m-1)}-1})}{2} \dots \dots \dots (28)$$

式中：

\$P_{med}\$ ——概率中值；

\$P_{2^{(m-1)}}\$ ——\$P_U\$ 序列中位于 \$2^{(m-1)}\$ 的元素；

\$P_{2^{(m-1)}-1}\$ ——\$P_U\$ 序列中位于 \$2^{(m-1)} - 1\$ 的元素。

- ppp) 在待测量子计算机上运行方形电路集，得到实际的电路输出 \$x'\$，如果 \$x \in H_U\$ 则计数器 \$n_h\$ 加 1，运行 \$n_s\$ 次，遍历所有方形电路集。

- qqq) 通过公式 (29) 计算，如果大于 \$2/3\$ 则测试通过；如果小于等于 \$2/3\$ 则测试失败：

$$\frac{n_h - 2\sqrt{n_h(n_s - \frac{n_h}{n_c})}}{n_c n_s} \dots \dots \dots (29)$$

式中：

\$n_s\$ ——每个电路运行次数；

\$n_h\$ ——计数器值；

\$n_c\$ ——随机方形电路个数。

- rrr) 不断增大 \$m\$ 重复测试并找出最大深度 \$d(m)\$，量子体积通过公式 (30) 计算：

$$\log_2 V_Q = \operatorname{argmax}_m \{ \min[m, d(m)] \} \dots \dots \dots (30)$$

式中：

- V_Q ——量子体积值;
- m ——量子体积实验中线路的比特数, 也称线路宽度;
- $d(m)$ ——最大深度。

sss) 比较量子体积是否满足要求。

注: 量子计算机包含多个量子比特, 当测试比特数 n 小于量子计算机最大比特数目时候, 应当由量子编译系统选择具体的量子比特来参与测试。

6.3.4 线路执行效率

线路执行效率测试线路, 见图 11:

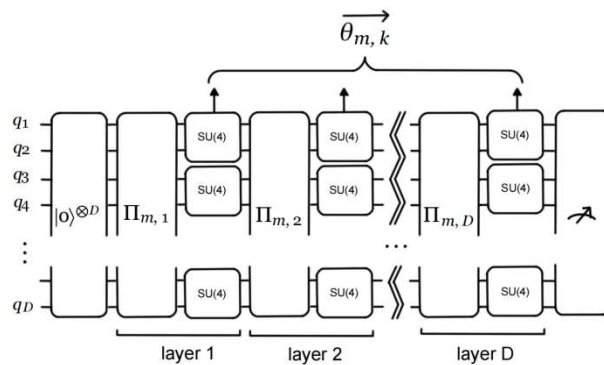


图11 线路执行效率的测试线路

线路执行效率按以下步骤进行测试:

- a) 构造 $M = 100$ 个参数化量子线路 C_{Λ_m} , 编译到量子芯片支持的基础量子逻辑门, 参数化量子线路如图所示, 其中 $\vec{\theta}_{m,k}$ 表示参数, m 表示参数化量子线路的序号, k 表示参数迭代次数, 每一个参数化量子线路的参数都会更新 $K = 10$ 次, D 表示 QV 层数;
- ttt) 开始计时;
- uuu) 初始参数量子线路参数 $\vec{\theta}_{m,0}$ 通过伪随机数生成器 (PRNG) 生成, 运行量子线路 $C_{\Lambda_m}(\vec{\theta}_{m,0})$;
- vvv) 根据量子线路 $C_{\Lambda_m}(\vec{\theta}_{m,k-1})$ 的运行结果用作 PRNG 的种子, 生成参数 $\vec{\theta}_{m,k}$, 然后运行量子线路 $C_{\Lambda_m}(\vec{\theta}_{m,k})$;
- www) 对运行的线路进行 100 次 shots, 配置与量子体积 QV 实验相同, 即具有相同的量子比特、门长度 (gate length)、线路中延迟 (inter-circuit delay) 等设置;
- xxx) 在不改变 QV 质量的前提下, 除了步骤 d、e 中的限制外, 为了最大程度利用系统资源, 量子线路可以以任意的顺序或组合运行;
- yyy) 通过公式 (31) 计算每秒电路层操作数, 所有线路运行完成以及得到结果后, 停止计时。

$$CLOPS = \frac{M \times K \times S \times D}{t} \dots\dots\dots (31)$$

式中:

- CLOPS ——每秒电路层操作数;
- M ——模版数量;
- K ——参数更新次数;
- S ——线路重复次数;
- D ——实际量子体积层数;
- t ——线路执行时长。

zzz) 比较线路执行效率是否满足要求。

注1: 量子计算机包含多个量子比特, 当测试比特数 n 小于量子计算机最大比特数目是, 为评估其整体性能, 需遍历

多种量子比特组合，取最大值、最小值和中位值作为整机的输出。

注2：测试中应关闭量子比特映射功能，指定比特进行测试；应尽可能关闭或限制电路优化功能。

6.3.5 镜像基准测试

镜像基准测试的核心在于构造一种特殊的量子电路——镜像电路。该电路通过正向计算与逆向计算的组合，使得理论上量子计算机执行完整个电路后应恢复到初始状态（或预期的修正状态）。

镜像基准测试线路，见图 12：

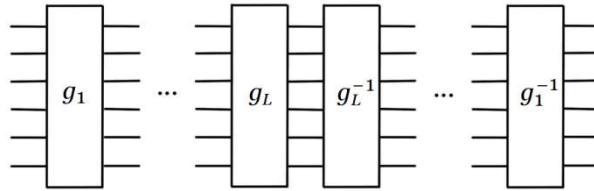


图12 镜像基准测试的测试线路

镜像基准测试按以下步骤进行测试：

- a) 正向操作：量子程序执行一系列计算步骤（如量子门操作）， g_1, g_2, \dots, g_L 。 $g_i (i = 1, 2 \dots L)$ 可以是单独的门操作（比如哈达玛门，相位门，CNOT 门等标准门），也可以是一系列门操作的乘积。一种 g_i 的选择方法是，我们假设 g_i 是从一个名为 unitary 2-design 的特定集合（比如对 n 比特量子线路来说，该集合里面的每个元素都是 $2^n \times 2^n$ 的幺正门，该集合包含的门操作的平均效果能足够逼近一个典型 n 比特量子线路的门操作的效果）中随机抽样而来的，记该集合为 G ， $g_i \in G$ ；
- aaaa) 逆向操作：将正向操作的所有步骤按相反顺序执行， $g_1^{-1}, g_2^{-1}, \dots, g_L^{-1}$ ，形成“镜像”结构；
- bbbb) 结果验证：通过测量量子态的最终输出，验证其是否与初始输入一致。若存在误差，输出与输入的偏差可反映量子计算机的门操作错误率。误差可用公式（32）表示的生存概率来描述。在每个量子线路执行完毕后会进行 POVM，即公式中的 $\{E, I - E\}$ 。

$$p(L) = \frac{1}{|G|^L} \sum_{g_1, \dots, g_L} \langle \langle E | \mathcal{E}^\dagger g_1^{-1} \dots \mathcal{E}^\dagger g_L^{-1} \mathcal{E} g_L \dots \mathcal{E} g_1 | \rho \rangle \rangle \dots \dots \dots (32)$$

式中：

- \mathcal{E} ——关联于每一个幺正门的常数误差通道；
- $|G|$ ——unitary 2-design的总元素数；
- L ——门序列长度；
- ρ ——量子线路初态；
- $\langle \langle M | N \rangle \rangle$ ——表示 $\text{Tr}(M^\dagger N)$ 。

- cccc) 一般情况下，误差可以表示为： $p(L) = Au^{L-1} + B$ ，其中 A, u, B 为拟合参数。 A, B 仅取决于量子线路的初态制备和测量保真度， u 则和门操作保真度相关。通过拟合得到的 u 我们可以推断门操作的平均保真度范围： $\frac{1}{n^2}(1 + (n^2 - 1)u) \leq F \leq \frac{1}{n^2}(1 + (n^2 - 1)\sqrt{u})$ ，其中 n 为量子比特数；

- dddd) 比较镜像基准测试是否满足要求。

6.3.6 随机线路采样测试

通过交叉熵公式计算理想分布与实际分布的差异，可以评估采样任务的正确性。随机线路采样测试线路，见图13：

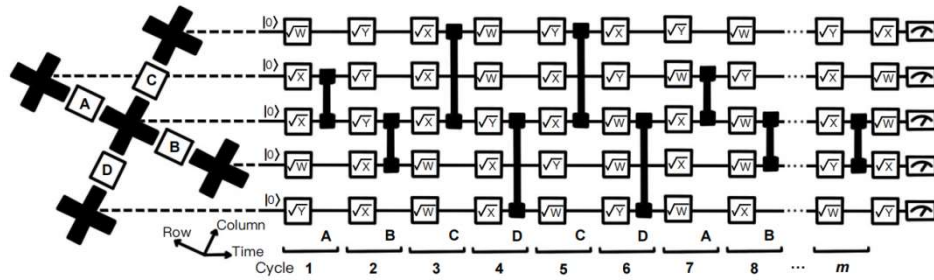


图13 随机线路采样的测试线路

随机量子线路为一类构造为单比特门和双比特门层交替出现的量子线路。其中单比特和双比特门的排放位置固定，门的选取需考虑量子硬件所支持的简单门集合。例如图中单比特门随机从集合 $\{\sqrt{X}, \sqrt{Y}, \sqrt{W}\}$ 中选取，其中集合的门操作分别表示绕X轴，Y轴，XY平面45°轴旋转90°的量子操作。双比特门为系统所支持的一种原生门，如CNOT门，或含参数的fsim门等。按照作用方向的不同，将双比特门分为A，B，C，D四类，每层线路按照一定的重复模式选择一种双比特门。如图中选择的迭代模式为 $p = ABCDCDAB$ 。线路中一组单比特门层与双比特门层构成一层线路。完整的随机量子线路由一层作用在所有比特上的H门层，m层单双比特门层以及对于所有比特的测量组成。随机量子线路由所包含的比特数n、层数m以及重复模式p表示。

随机线路采样按以下步骤进行测试：

- a) 针对特定的比特数目 n、线路深度 m 以及重复模式 p 生成一组随机线路 $\{C_{m,n,p,full}^i\}$ 。为便于经典模拟器对采样结果进行模拟，将 n 比特的系统分割为若干子系统，并去掉子系统间的双比特门，生成一组对应的随机分割线路 $\{C_{m,n,p,patch}^i\}$ 。
- eeee) 通过保真度相乘的简单模型，将线路中出现的单比特门，双比特门和测量保真度相乘，估计系统的交叉熵 F_{est} ，并通过 $N_s = 1/F_{est}^2$ 确定采样数。
- ffff) 对随机线路集合中的经典可模拟的线路 $C_{m,n,p,full}^i$ 以及 $C_{m,n,p,patch}^i$ 运行实验并获得采样结果，记录实验时间 t_{exp} 。通过公式 (33) 经典模拟器计算对应线路的理想分布并计算系统交叉熵 $(F_{XEB})_{m,n,p,full}^i$ 和 $(F_{XEB})_{m,n,p,patch}^i$ 。

$$F_{XEB} = 2^n \sum_{x \in \{0,1\}^n} p_A(x|U) P_U(x) - 1 \dots\dots\dots (33)$$

式中：

- N —— 比特数；
- $P_U(x)$ —— 理想分布U下测量基矢x出现的概率；
- $p_A(x|U)$ —— 基于算法A得到x的概率；
- A —— 实验观测或经典模拟，如果算法A正确生成分布U，则 $F_{XEB} = 1$ ，如算法A输出的是一个均匀分布，则 $F_{XEB} = 0$ 。

- gggg) 对于含参数的双比特门，利用计算所得的交叉熵，优化双比特门参数，重新计算系统交叉熵。对于不含参数的双比特门，无需进行这一步。
- hhhh) 利用张量网络算法，计算特定的比特数目 n、线路深度 m、重复模式的随机量子线路以及系统保真度条件下所需要浮点数运算数目。并根据当下经典计算机的浮点数计算速度，将模拟的复杂度转化为所需要的时间 t_{sim} 。
- iiii) 选取不同的比特数目 n、线路深度 m 以及重复模式 p，重复步骤 a~e。
- jjjj) 确认随机分割线路保真度与完整线路保真度的一致性。绘制一定线路深度和重复模式下保真度的平均值随比特数目的变化趋势，一定比特数目和重复模式下保真度的平均值随深度的变化趋势，探索经典模拟复杂性 t_{sim} 对比特数目 n、线路深度 m 以及重复模式 p 的变化趋势。

注1：重复模式 p 只对于经典模拟的复杂度有影响，不影响采样任务的保真度。

注2：交叉熵 F_{XEB} 的不确定度为 $1/\sqrt{N_s}$ ，如果实验的标准差过大，可通过增大 $N_s = C/F_{\text{est}}^2$ 的系数 C ，降低实验的标准差，确保通过简单模型估计的交叉熵大于三倍标准差。

注3：通过保真度相乘的简单模型估计系统的交叉熵的值应大于 10^{-4} ，否则采样成本过大。

6.3.7 能耗

6.3.7.1 空载能耗

空载能耗按以下步骤进行测试：

- a) 待测量子计算系统运行 1 次标准算力测试程序，比如随机线路采样测试程序，要求按照全部量子比特宽度，每 20 层线路深度进行一次读取操作，确保量子计算系统处于正常运行状态。
- kkkk) 不改变待测量子计算系统配置的情况下，使其连续空载运行 1 小时，期间每 10 分钟测量并记录一次系统能耗。
- lllll) 测试结束后，在不改变待测量子计算系统配置的情况下，再运行 1 次标准算力测试程序，比如随机线路采样测试程序，要求按照全部量子比特宽度，每 20 层线路深度进行一次读取操作，确保整个能耗测试期间量子计算机均处于正常运行状态。
- mmmm) 对记录的 6 组功耗值取平均值，得到平均空载功耗。

6.3.7.2 运行能耗

运行能耗按以下步骤进行测试：

- a) 量子计算系统运行标准算力测试程序，比如随机线路采样测试程序，要求按照全部量子比特宽度，每 20 层线路深度进行一次读取操作，连续测试 1 小时，每 10 分钟测量一次系统能耗；
- nnnn) 测试结束后对 6 组能耗值取平均值，得到平均运行能耗。

7 测试报告

量子计算系统性能测试报告应包含以下内容：

- a) 样品名称；
- b) 送样单位及联系人；
- c) 测试内容及要求；
- d) 测试结果以及必要的结果说明；
- e) 样品的测试时间；
- f) 测试人及审核人签字；
- g) 测试单位名称和地址；
- h) 测试报告页码。
- i) 测试报告记录内容可参考附录 A。

附 录 A
(资料性)
测试报告记录信息

测试报告记录信息见表A.1。

表 A.1 测试报告记录信息

序号	项目				
1	样品（系统）名称				
2	送样单位及联系方式				
3	测试内容与要求				
4	测试结果				
4.1	器件指标	量子比特数		比特相干性能 T_1	
		连通性		比特相干性能 T_2	
		比特存活率		比特相干性能 T_ϕ	
4.2	基础操控指标	初态制备保真度		初始化时长	
		单比特门保真度		单比特门时长	
		两比特门保真度		两比特门时长	
		读取保真度		读取时长	
		单比特门并行度		量子门容量	
		两比特门并行度		校准周期	
		读取并行度		单次校准时长	
4.3	综合性能指标	最大纠缠比特数		算法量子比特数	
		量子体积		线路执行效率	
		镜像基准测试值		随机线路采样测试值	
		能耗			
测试单位地址：		测试单位联系电话：			
测试人姓名：		审核人姓名：			
测试单位（公章）：		测试日期： 年 月 日			
		报告书共 页			

参考文献

- [1] P. Krantz, M. Kjaergaard, F. Yan, T. P. Orlando, S. Gustavsson, and W. D. Oliver. A quantum engineer' s guide to superconducting qubits. *Appl. Phys. Rev.* 6, 021318 (2019).
 - [2] Song, C. et al. Generation of multicomponent atomic schrödinger cat states of up to 20 qubits. *Science* 365, 574 - 577 (2019).
 - [3] Knill, E. and Leibfried, D. and Reichle, R. and Britton, J. and Blakestad, R. B. and Jost, J. D. and Langer, C. and Ozeri, R. and Seidelin, S. and Wineland, D. J. Randomized benchmarking of quantum gates. *Phys. Rev. A* 77, 012307 (2008).
 - [4] Cross A W, Bishop L S, Sheldon S, et al. Validating quantum computers using randomized model circuits. *Physical Review A*, 2019, 100(3): 032328.
 - [5] Proctor T, Rudinger K, Young K, et al. Measuring the capabilities of quantum computers. *Nature Physics* 18(1): 75-79 (2022).
 - [6] Wack A, Paik H, Javadi-Abhari A, et al. Quality, speed, and scale: three key attributes to measure the performance of near-term quantum computers. *arXiv preprint arXiv:2110.14108*, 2021.
 - [7] Lubinski T, Johri S, Varosy P, et al. Application-oriented performance benchmarks for quantum computing. *IEEE Transactions on Quantum Engineering*, 4, 1-32 (2023).
 - [8] Mesman K, Al-Ars Z, Möller M. QPack: Quantum Approximate Optimization Algorithms as universal benchmark for quantum computers. *arXiv preprint arXiv:2103.17193*, 2021.
-